

Finale Entwicklung des PCB-Layouts

Hohe Packungsdichten und immer kleiner werdende Bauteile bestimmen die Entwicklung und Fertigung von Elektronikbaugruppen. Unser Service und unsere Kompetenz setzt genau da an, um Termindruck und Kosten zu vermeiden, wenn sich das PCB-Layout nicht fehlerfrei fertigen lässt. Wir sparen aufwändige nachträgliche Korrekturen und unnötige Prototypen- bzw. Erstmusterläufe.

Folgende Design-Regeln sind grundlegend dabei zu beachten:

- Der **äußere Rand der Leiterplatte/Nutzen** darf nicht zu klein werden, um den sicheren Transport in der Linie zu gewährleisten
- **Passermarken**: unabdingbar zur genauen Lageverifizierung der Leiterplatten um die exakte Bestückung zu ermöglichen
- Zu **kleine Abstände zwischen SMD- und THT-Bauteilen** machen eine automatische und prozesssichere Selektiv-Lötung nicht möglich
- **SMD-Anschlusspads dürfen nicht zu dicht** platziert sein. Die Folge: Der Platz für den Lötstopplack reicht nicht aus und die zwei Pads verbinden sich zu einer Fläche. Dann schwimmen die Bauteile in der Lötpaste auf und können nicht in der vorgesehenen Position fixiert werden.
- **Durchkontaktierung im SMD-Pad** sollten vermieden werden. Beim Lötprozess fließt Zinn durch die Bohrung ab und das Bauteil wird eventuell nicht fachgerecht verlötet.
- **Mindestabstände** sind einzuhalten, um eine automatisierte Fertigung sicherzustellen, eine manuelle Bestückung und damit Qualitätseinbußen und höhere Kosten zu vermeiden.
- **Abstand** von Bauteilen zum Platinenrand und Befestigungsbohrungen
- **Keramik-Chip-Kondensatoren** nicht in die Nähe des Leiterplattenrandes und in die Nähe von Befestigungsbohrungen platzieren

Wichtig sind:

- IPC-A-610 „Acceptability of Electronic Assemblies“. Der Standard für die optische Beurteilung von Lötstellen
- Designrichtlinien aus maschinenspezifische Vorgaben
- Vorgaben für Testmöglichkeiten
- Bauteilvorgaben der Hersteller, Vorgaben für das Pad-Design usw.
- ODB++ Daten notwendig – Gerber-Daten reichen nicht mehr aus

Zu unserem Leistungsumfang gehört:

- nach IPC-A-610 Standard geschulte Mitarbeiter
- Prüfung der Leiterplattendaten (Layoutprobleme etc.)
- Prüfung nach Design-Regeln, Check Bauteil-Anordnungen
- bauteilbezogene Evaluierung von Padgrößen
- Prüfen der Polarität bzw. der Orientierung von Bauteilen
- Bestückungsanschauung und sichtbar machen von Problemen vor Fertigungsstart
- zuverlässige Aufbereitung aller Fertigungsdaten (SMD, AOI, Selektiv)
- Betrachtung von Testvorgaben und Reparatur Bedingungen
- Mitwirkung am Konzept für elektrische- und Funktionsprüfung



BEK Systemtechnik

Bürknersfelder Strasse 5b, 13053 Berlin

Tel.: 030 981902 22

Mail: BEK@Rutronik.de

www.BEK-Systemtechnik.de

